

特点

- 基于 32.768 kHz 的石英晶体，可对秒，分，时，日，月，周以及带闰年补偿的年进行计数
- 工作电压范围：2.0V~5.5V
- 串行时钟输入最大值： $V_{CC}=2V$ 时为 500kHz， $V_{CC}=5V$ 时为 2MHz。
- 工作电流：2V 时小于 400nA
- TTL 兼容($V_{CC}=5V$)
- 双通道数据传输方式：单字节或多字节数据传送方式
- 串行 I/O 口传输
- 寄存器以 BCD 格式编码
- 封装形式：DIP8(YM1380)
SOP8(YM1381)

应用

- 微型机串行时钟
- 时钟和日历
- 传真机
- 便携仪器
- 电视机
- 复费率电度表、IC 卡水表、IC 卡煤气表

概述

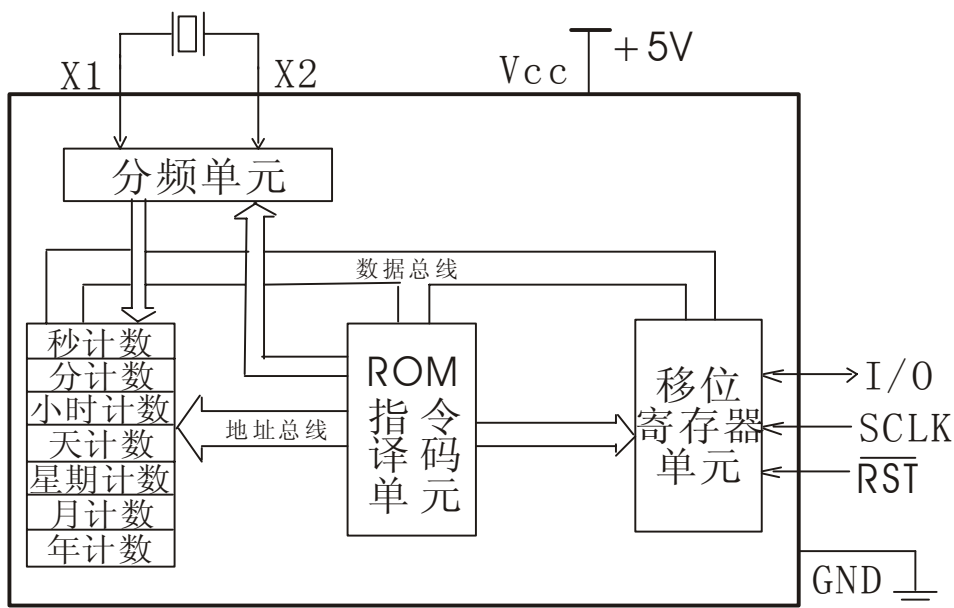
YM1380/YM1381 是一款低功耗串行实时时钟芯片，可对秒，分，时，星期，日期，月，年进行计数。对于小于 31 天的月，月末的日期自动进行调整和具有闰年校正的功能。YM1380/YM1381 具有两种工作方式：时钟可以采用带 AM(上午)/PM(下午)的 12 小时格式或 24 小时格式。YM1380/YM1381 有多个寄存器用来存储 8 位数据格式的通信信息。可准确计时基于 32.768KHz 的晶振。为了减少管脚的数目，YM1380/YM1381 使用串行 I/O 口传输方式与微处理器通信。仅需 3 根通信线：(1) \overline{RST} (复位) (2) SCLK (串行时钟) 和 (3) I/O (数据线)。数据可以以单字节形式或多达 8 字节的多字节方式传输。

订购信息

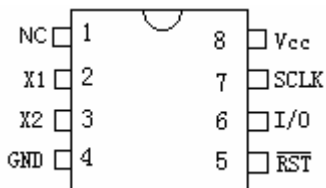
型号	温度范围	封装
YM1380	0°C to +70°C	8 DIP
YM1381	0°C to +70°C	8 SOP

方框图和管脚功能

方框图



管脚图



YM1380 —8DIP, YM1381 —8SOP

管脚说明

管脚号	管脚名称	描述
1	NC	无连接
2	X1	32.768KHz 的晶振输入引脚
3	X2	32.768KHz 的晶振输出引脚
4	GND	地
5	$\overline{\text{RST}}$	串行传输口的复位引脚
6	I/O	串行传输口的数据输入/输出引脚
7	SCLK	串行传输口的串行时钟脉冲引脚
8	V _{CC}	电源

绝对最大额定值

参数名称	符号	额定值	单位
电源电压	V_{CC}	-0.3~5.5	V
工作温度	T_A	0~70	°C
贮存温度	T_S	-50~125	°C
焊接温度	T_H	260 (10 秒)	°C

注：这里要调的是额定值。超过所叙述的额定值范围之外“最大值额定值范围”可能造成对芯片实质上的损坏。对极端的情况下，可能降低芯片的可靠性。

电气特性

直流电气特性(如无特别说明, $T_A=25^{\circ}\text{C}$, $V_{CC} = 2.0 \text{ to } 5.5\text{V}$)

参数名称	符号	测试条件		最小值	典型值	最大值	单位
		V_{CC}	条件				
工作电压	V_{CC}	—	—	2	—	5.5	V
备用电流	I_{STB}	2V	—	—	—	100	nA
		5V		—	—	100	nA
工作电流	I_{DD}	2V	无负载	—	0.7	1.0	μA
		5V		—	0.7	1.2	μA
“高”输入电压	V_{IH}	5V	—	2	—	—	V
“低”输入电压	V_{IL}	5V	—	—	—	0.8	V
系统频率	fosc	5V	32.768KHz	—	32.768	—	KHz
串行时钟	f_{SCLK}	2V	—	—	—	0.5	MHz
		5V		—	—	2	MHz

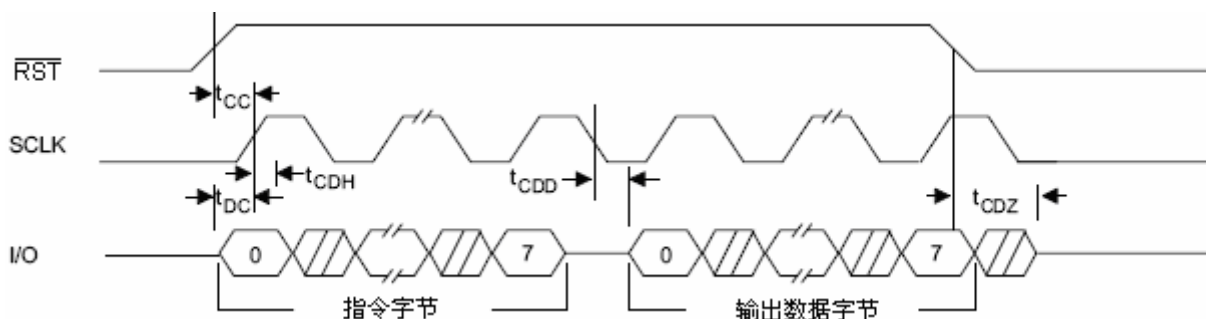
交流电气特性(如无特别说明, $T_A=25^{\circ}\text{C}$, $V_{CC} = 2.0 \text{ to } 5.5\text{V}$)

参数名称	符号	测试条件	最小值	最大值	单位
CLK到 $\overline{\text{RST}}$ 保持时间	t_{cch}	$V_{CC}=2.0\text{V}$	240		ns
		$V_{CC}=5\text{V}$	60		
$\overline{\text{RST}}$ 暂停时间	t_{cwh}	$V_{CC}=2.0\text{V}$	4		ns
		$V_{CC}=5\text{V}$	1		
$\overline{\text{RST}}$ 到I/O高阻抗时间	t_{cdz}	$V_{CC}=2.0\text{V}$		280	ns
		$V_{CC}=5\text{V}$		70	
SCLK到I/O高阻抗时间	t_{ccz}	$V_{CC}=2.0\text{V}$		280	ns
		$V_{CC}=5\text{V}$		70	
Data到CLK建立时间	t_{dc}	$V_{CC}=2.0\text{V}$	200		ns
		$V_{CC}=5\text{V}$	50		
CLK到Data保持时间	t_{cdh}	$V_{CC}=2.0\text{V}$	280		ns
		$V_{CC}=5\text{V}$	70		
CLK到Data延迟时间	t_{cdd}	$V_{CC}=2.0\text{V}$		800	ns
		$V_{CC}=5\text{V}$		200	

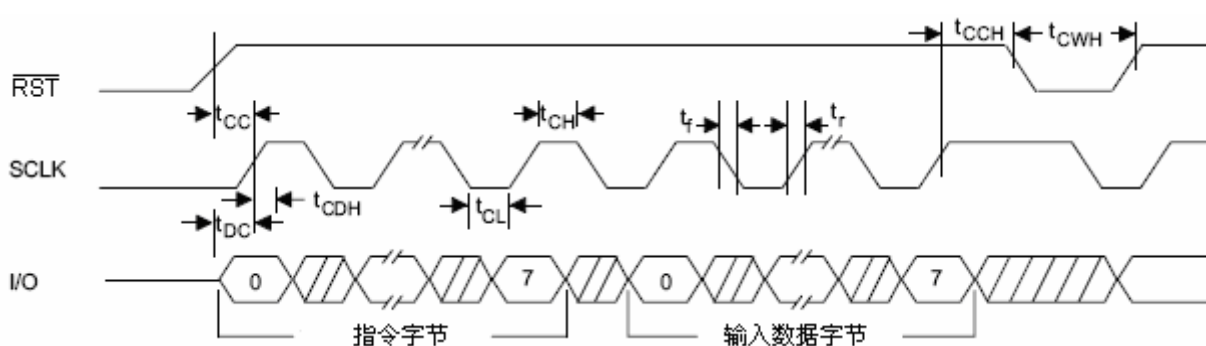
CLK为低时间	t_{cl}	$V_{CC}=2.0V$	1000	ns	
		$V_{CC}=5V$	250		
CLK为高时间	t_{ch}	$V_{CC}=2.0V$	1000	ns	
		$V_{CC}=5V$	250		
CLK 频率	t_{clk}	$V_{CC}=2.0V$		0.5	MHz
		$V_{CC}=5V$	DC	2.0	
CLK 上升和下降时间	t_r, t_f	$V_{CC}=2.0V$		2000	ns
		$V_{CC}=5V$		500	
\overline{RST} 到CLK建立时间	t_{cc}	$V_{CC}=2.0V$	4	μs	
		$V_{CC}=5V$	1		

时序图

传送读数据



传送写数据



应用信息

功能描述

YM1380/YM1381 主要组成部分：存储时钟/日历数据的移位寄存器，指令控制逻辑，振荡器电路以及实时时钟。如下所示，时钟有 8 个读/写寄存器，数据以 BCD 码格式存储在时钟寄存器中。

在两种方式下即单字节方式和多字节方式传输， YM1380/YM1381均能与微处理器传输数据。

YM1380/YM1381 有两个额外位：时钟中断位 (CH) 和写保护位 (WP)，这些位控制振荡器工作，使得数据写入到寄存器序列中。这两个位需要先设定来确定是读出或写入寄存器阵列。

使用说明

R/W 信号

“LSB”指令字节决定数据读出/写入寄存器。当为“0”时，写入数据。否则，读出数据。

A0~A2

A0~A2 指令字节用来控制日、月、年等 8 个寄存器，每个寄存器设有初始化写循环。

多字节方式

当传送 10111110（或 10111111）时，YM1380/YM1381 设定在多字节方式。在这个模式下，8 个时钟/日历寄存器可以串行的写入（或读出）数据。

测试模式

当传送 1001×××1 时，YM1380/YM1381 设定为测试模式。此方式仅为昊昱所用，若用其它方式，情况未知。

写保护寄存器

写保护寄存器禁止对任何其它的寄存器进行写操作。只有在写保护信号（WP）为逻辑“0”时，数据才能写入到指定的寄存器。在重新启动或写新的数据之前，写保护寄存器要先设置，读循环时，为逻辑“1”。写保护位不能在多字节方式下写入。

时钟暂停

秒寄存器的位 7 定义为时钟暂停位，当此位设置为逻辑“1”时，时钟振荡器停止，芯片被置入低功率的备份方式。当此位写成逻辑“0”时，时钟将启动。

12 小时/24 小时方式

小时寄存器的位 7 定义为 12 或 24 小时方式选择位。当它位高电平的时候，选择 12 小时方式。反之，选择 24 小时方式。

AM-PM 方式

小时寄存器的位 7 定义为 12 小时或 24 小时方式，位 5 是 AM/PM 位，在 12 小时方式下，位 5 为逻辑高电平“1”时，表示 PM。为逻辑低电平“0”时，表示 AM。在 24 小时方式下，位 5 是第 2 个 10 小时位（20~23 小时）。

复位和串行时钟控制

\overline{RST} 允许存取数据到移位寄存器。当 \overline{RST} 输入为高电平时，控制逻辑接通，地址指令序列送入移位寄存器。 \overline{RST} 管脚同时能控制数据以单字节方式或多字节方式传送。一个上升沿之后，SCLK 输入信号为一序列的下降沿。同步寄存器传送读/写数据。输入数据时，在 SCLK 的上升沿，读数据。在 SCLK 的下降沿，从 I/O 口输入数据。如果 \overline{RST} 为低电平，所有的数据传送中止，且 I/O 引脚变为高阻，下页中有说明。

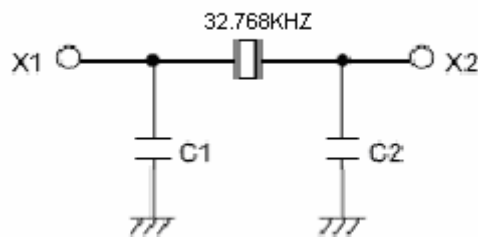
数据输入/输出

YM1380/YM1381 写入数据字节时，指令字节读/写位要先设置为 R/W=0，在下 8 个 SCLK 周期的上升沿输入数据，额外的 SCLK 周期被忽略，从位 0 开始输入数据。

YM1380/YM1381 寄存器读数据时，R/W=1，在下 8 个 SCLK 周期的下降沿输出数据。注意，在写入读指令字节的最后一位之后，在第一个下降沿传送第一个数据。只要 \overline{RST} 保持高电平，如果有额外的 SCLK 周期，将重新传送数据字节，从位 0 开始输出数据。

选择晶振

32.768KHZ 的晶振可通过引脚 2 和 3（X1，X2）直接连接至 YM1380/YM1381，外加两个外部负载电容（C1，C2）确保产生准确的频率。电容值取决于晶振的精确度，可在下面表格中选择。



C1, C2 的取值选择

型号	晶振误差	电容值
YM1380/YM1381	± 10ppm	5pF
	10~20ppm	8pF

寄存器概要

寄存器地址

A. 时钟

秒 1 0 0 0 0 0 0 RD/W

分 1 0 0 0 0 0 1 RD/W

小时 1 0 0 0 0 1 0 RD/W

日 1 0 0 0 0 1 1 RD/W

月 1 0 0 0 1 0 0 RD/W

星期 1 0 0 0 1 0 1 RD/W

年 1 0 0 0 1 1 0 RD/W

控制寄存器 1 0 0 0 1 1 1 RD/W

时钟多字节方式 1 0 1 1 1 1 1 RD/W

寄存器定义

00-59 CH 十位 秒个位 CH: 起振位 0:起振 1:停止

00-59 0 十位 分个位

01-12 12/24 0 10 A/P 十位 时个位

01-28/29 0 0 十位 日个位

01-30 0 0 十位 日个位

01-31 0 0 十位 日个位

01-12 0 0 0 十位 月个位

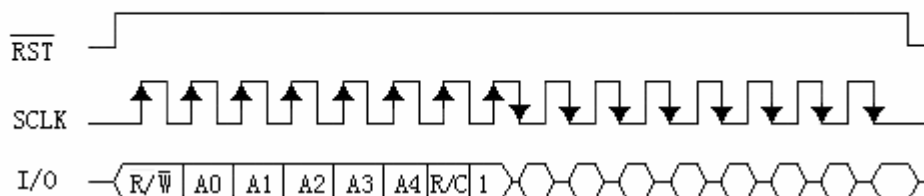
01-07 0 0 0 0 星期

00-99 十位 年个位

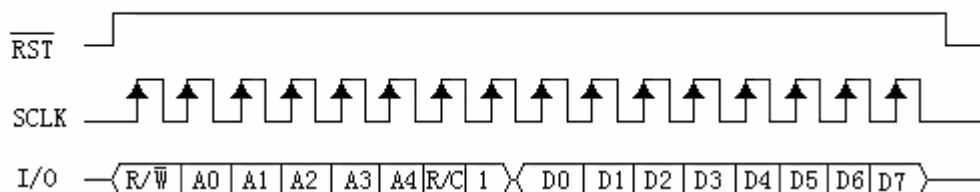
WP 0 0 0 0 0 0 0 0 WP: 写保护位 1:保护 0:可写

下图显示为单字节传送/多字节传送方式

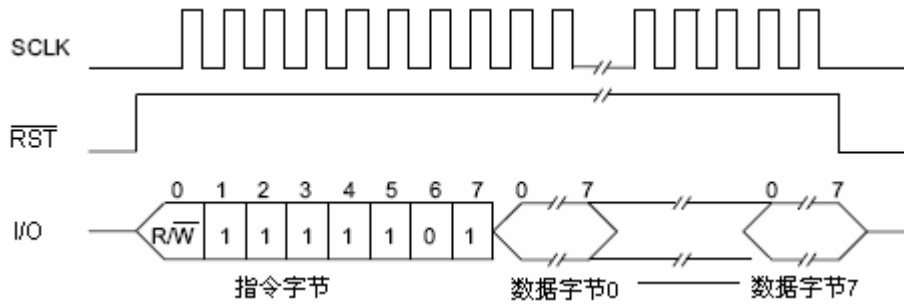
单字节读时序



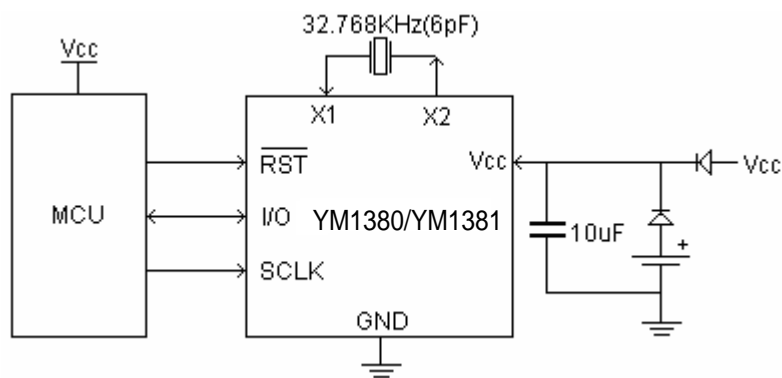
单字节写时序



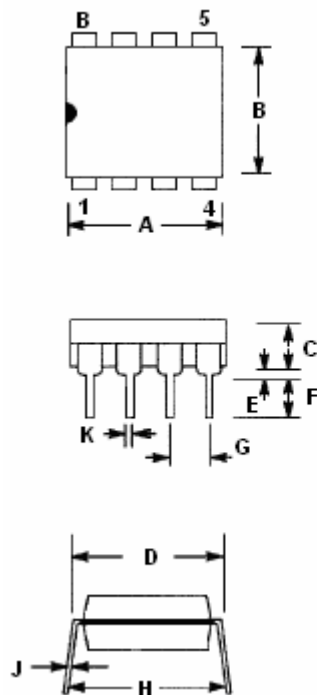
多字节传送



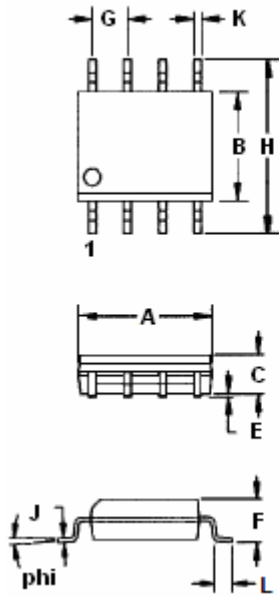
典型应用电路图



封装尺寸



PKG	8-PIN DIP	
DIM	MIN	MAX
A IN.	0.360	0.400
MM	9.14	10.16
B IN.	0.240	0.260
MM	6.10	6.60
C IN.	0.120	0.140
MM	3.05	3.56
D IN.	0.300	0.325
MM	7.62	8.26
E IN.	0.015	0.040
MM	0.38	1.02
F IN.	0.120	0.140
MM	3.04	3.56
G IN.	0.090	0.110
MM	2.29	2.79
H IN.	0.320	0.370
MM	8.13	9.40
J IN.	0.008	0.012
MM	0.20	0.30
K IN.	0.015	0.021
MM	0.38	0.53



PKG	8-PIN SO (150 MILS)		8-PIN SO (200 MILS)	
	MIN	MAX	MIN	MAX
A IN.	0.188	0.196	0.203	0.213
MM	4.78	4.98	5.16	5.41
B IN.	0.150	0.158	0.203	0.213
MM	3.81	4.01	5.16	5.41
C IN.	0.048	0.062	0.070	0.074
MM	1.22	1.57	1.78	1.88
E IN.	0.004	0.010	0.004	0.010
MM	0.10	0.25	0.10	0.25
F IN.	0.053	0.069	0.074	0.084
MM	1.35	1.75	1.88	2.13
G IN.	0.050 BSC			
MM	1.27 BSC			
H IN.	0.230	0.244	0.302	0.318
MM	5.84	6.20	7.67	8.08
J IN.	0.007	0.011	0.006	0.010
MM	0.18	0.28	0.15	0.25
K IN.	0.012	0.020	0.013	0.020
MM	0.30	0.51	0.33	0.51
L IN.	0.016	0.050	0.019	0.030
MM	0.41	1.27	0.48	0.76
PHI	0°	8°	0°	8°



云普芯片技术（深圳）有限公司
 深圳市云普电子科技有限公司

电话：0755-83985848

技术：18028702018

网址：WWW.YM-IC.COM

深圳市福田区彩田路2010号中深花园大厦B座2609